# ¿Qué es BIST?

El Built-In Self-Test (BIST) es una técnica de diseño que incorpora mecanismos de prueba directamente dentro de los circuitos integrados VLSI. Esto permite que los chips se autoevalúen en busca de fallas sin necesidad de equipos externos, facilitando la detección de errores y mejorando la confiabilidad del producto.

## Tipos de BIST

### Logic BIST (LBIST)

Se enfoca en probar los bloques lógicos fundamentales del circuito, como compuertas lógicas, asegurando que funcionen correctamente y detectando fallas como estados atascados o transiciones incorrectas.

### Memory BIST (MBIST)

Diseñado para verificar la integridad y funcionalidad de las memorias dentro del chip, identificando problemas como errores en la decodificación de direcciones o corrupción de datos.

### Analog BIST

Aunque menos común debido a la complejidad de los circuitos analógicos, es esencial en chips de señal mixta para garantizar el correcto funcionamiento de componentes analógicos.

## Ventajas del BIST

Detección temprana de fallas: Identifica defectos durante la fabricación, evitando que chips defectuosos lleguen al mercado.

Pruebas exhaustivas: Permite una cobertura de prueba más amplia, incluyendo áreas difíciles de alcanzar con métodos externos.

Mejora del rendimiento de producción: Al detectar y aislar fallas tempranamente, se incrementa el rendimiento general del proceso de fabricación.

Reducción de costos de prueba: Disminuye la necesidad de procedimientos de prueba externos costosos.

Aceleración del tiempo de comercialización: Facilita una validación más rápida y eficiente, reduciendo el tiempo necesario para llevar el producto al mercado.

ChipEdge VLSI Training Company

## Aplicaciones del BIST

Microprocesadores y CPUs: Verificación de unidades lógicas aritméticas (ALUs), cachés, decodificadores de instrucciones e interfaces de bus.

Dispositivos de memoria: Prueba de diversos tipos de memoria como RAM, ROM y memoria flash, incluyendo la implementación de corrección automática de errores (BSEC).

Fuente : https://chipedge.com/built-in-self-test-in-vlsi-ensuring-quality/

# ¿Como Funciona?Basic BIST architecture block diagram | Download Scientific Diagram

## 1. Test Controller (Controlador de prueba)

Cerebro del sistema de BIST.

Controla cuándo iniciar la prueba (Test), cuándo generar patrones, cuándo comparar resultados, etc.

Se comunica con todos los bloques clave mediante señales de control (líneas punteadas).

También puede decidir si se trabaja en modo normal o modo de prueba.

## 2. TPG - Test Pattern Generator

Genera patrones de prueba automáticos para estimular el CUT.

Normalmente es una LFSR (registro de desplazamiento de retroalimentación lineal) que genera una secuencia pseudoaleatoria.

Se conecta al MUX de entrada para dirigir esos patrones hacia el circuito bajo prueba (CUT).

## 3. Input MUX

Multiplexor que selecciona entre entradas normales (funcionales) y entradas de prueba.

Durante el modo de prueba, enruta los patrones del TPG hacia el CUT.

## 4. CUT - Circuit Under Test (en este caso, UART)

Es el circuito que se quiere probar (por ejemplo, una interfaz UART).

Recibe patrones desde el MUX y genera salidas correspondientes.

Las salidas se envían hacia el Output Response Compactor (MISR).

## 5. MISR - Multiple Input Signature Register

También llamado Output Response Compactor.

Comprime las salidas del CUT en un valor único llamado "firma" (signature).

Permite comparar la salida esperada con la salida real sin guardar todas las respuestas intermedias.

Ayuda a ahorrar espacio y tiempo de verificación.

## 6. ROM

Almacena la firma de referencia, generada previamente de un chip funcional o por simulación.

El test controller accede a esta ROM para recuperar la firma buena.

## 7. Comparator

Compara la firma generada por el MISR con la firma de referencia de la ROM.

Determina si el chip está Good (bueno) o Faulty (defectuoso).

Produce el resultado final de la prueba.

Si ambas firmas coinciden, el circuito está bien; si no, hay una falla.